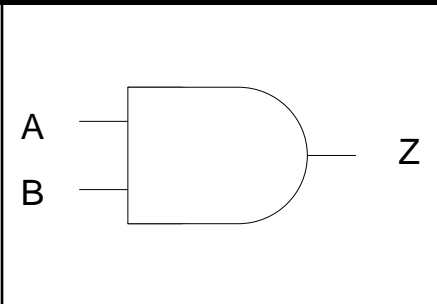
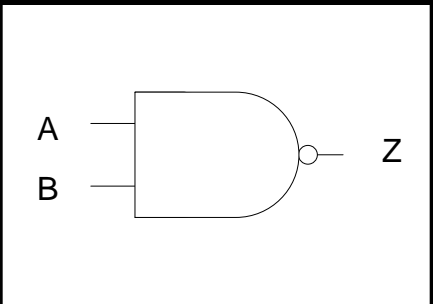
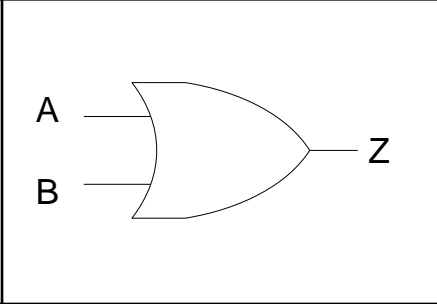
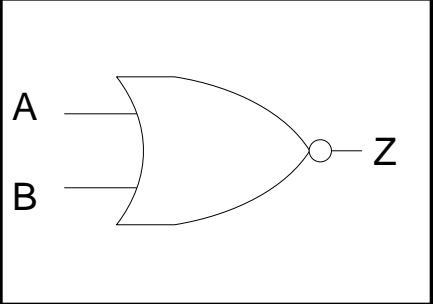
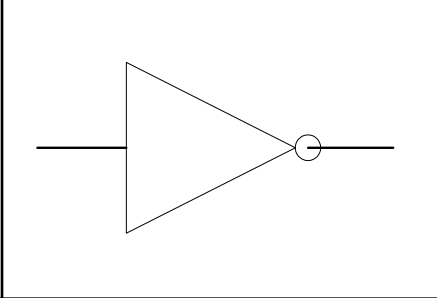
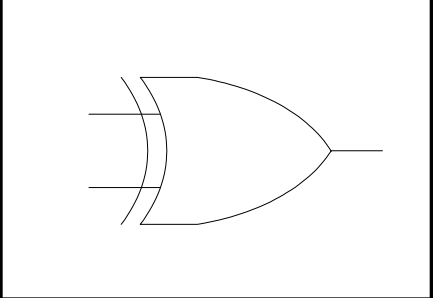


GERBANG DASAR

JENIS – JENIS GERBANG DASAR

AND		NAND	
OR		NOR	
NOT		XOR	

GERBANG AND

Gerbang **AND** akan mempunyai output bernilai 1 apabila semua inputnya bernilai 1, Selain itu outputnya akan bernilai 0

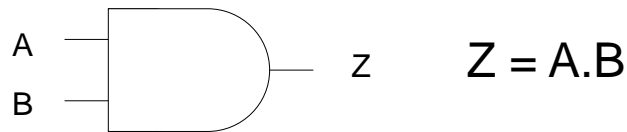
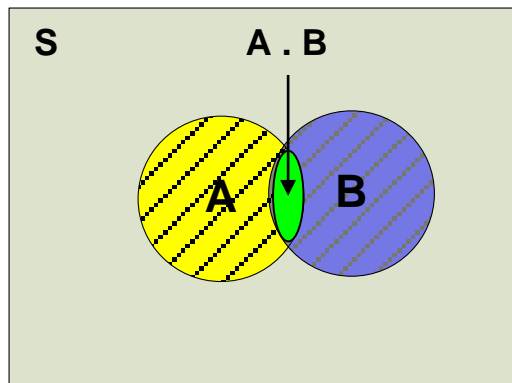


DIAGRAM VENN



A	B	A.B
0	0	0
0	1	0
1	0	0
1	1	1

GERBANG OR

Gerbang **OR** akan mempunyai output bernilai 0 apabila semua inputnya bernilai 0, Selain itu outputnya akan bernilai 1

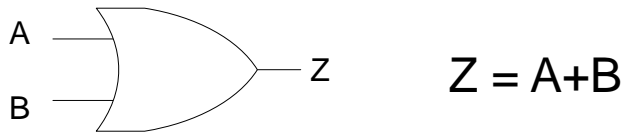
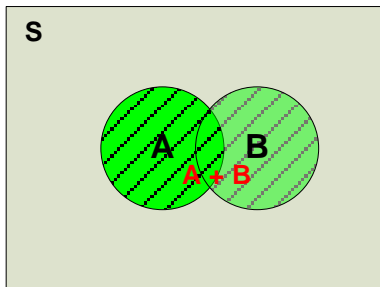


DIAGRAM VENN



A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	1

GERBANG NOT

Output gerbang NOT adalah kebalikan dari inputnya.
Jika input HIGH, maka output LOW, dan kebalikannya.
Gerbang NOT sering disebut INVERTER

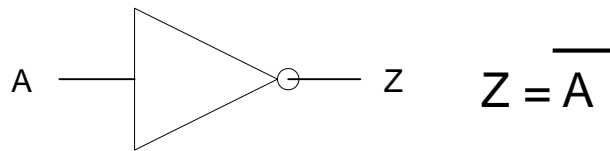
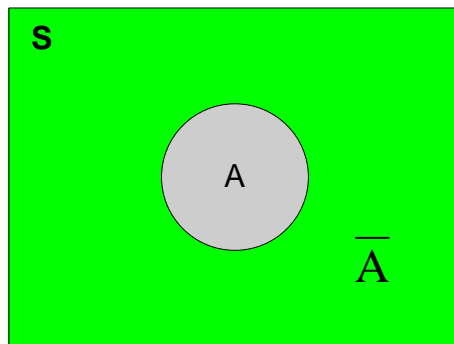


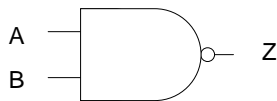
DIAGRAM VENN



A	\overline{A}
0	1
1	0

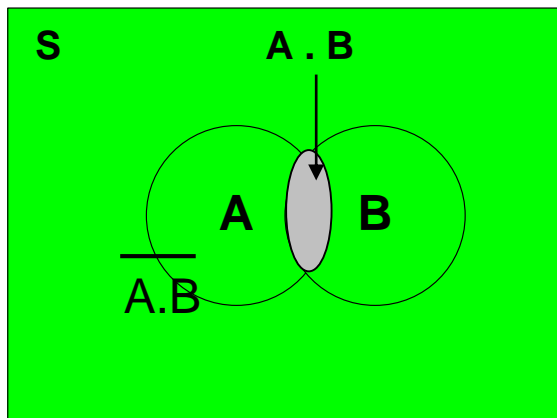
GERBANG NAND

Gerbang NAND merupakan gabungan gerbang AND dan gerbang NOT. Keluaran gerbang **NAND** adalah keluaran gerbang AND yang diinversikan (di-NOT-kan).



$$Z = \overline{A \cdot B}$$

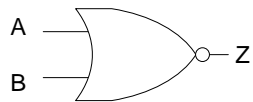
DIAGRAM VENN



A	B	A.B	$\overline{A \cdot B}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

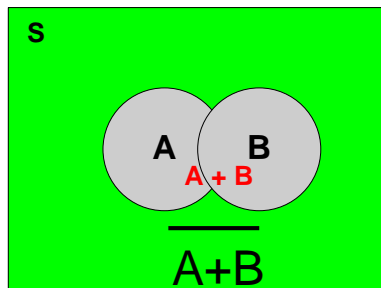
GERBANG NOR

Gerbang **NOR** adalah gabungan gerbang OR dan gerbang NOT. Keluaran Gerbang **NOR** adalah keluaran gerbang OR diinversikan (di-NOT-kan).



$$Z = \overline{A+B}$$

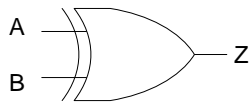
DIAGRAM VENN



A	B	A+B	$\overline{A+B}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

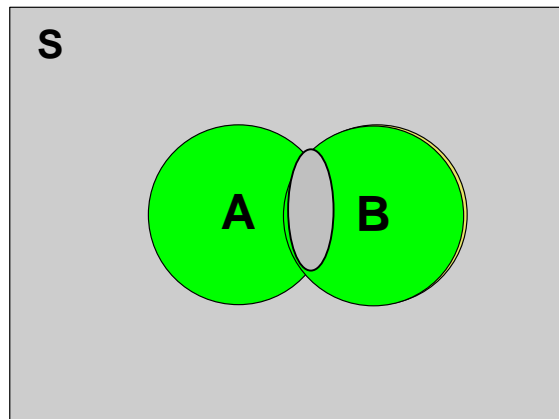
GERBANG XOR

Gerbang **XOR** akan mempunyai nilai output 0 apabila nilai inputnya sama.



$$Z = A \oplus B$$

DIAGRAM VENN



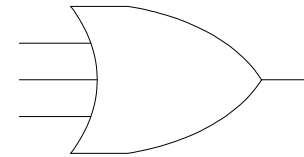
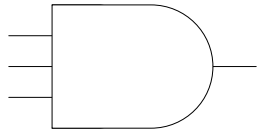
$A \oplus B$ = warna hijau

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Gerbang Dasar dengan Input Lebih Dari 2

- Gerbang AND, OR, NAND dan NOR bisa mempunyai input lebih dari 2 (3,4, dst)
- Sifat yang dimiliki tetap

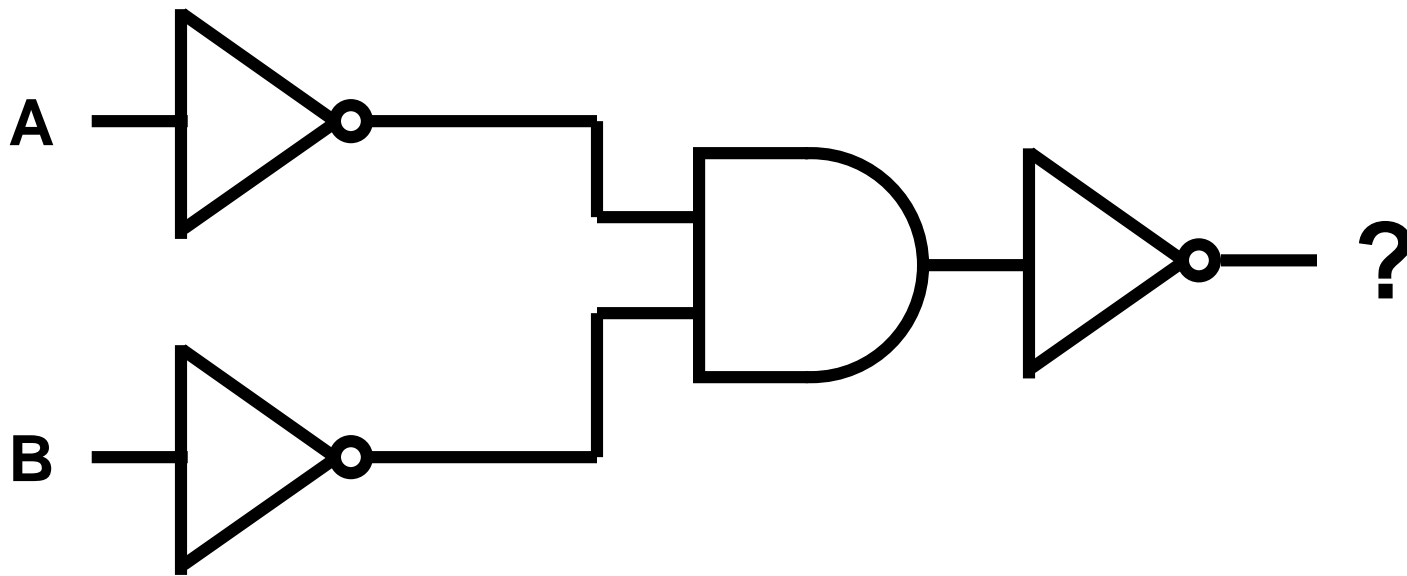
Gerbang AND dan OR dengan 3 input



A	B	C	A.B.C
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

A	B	C	A+B+C
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Contoh Rangkaian Sederhana



Tabel Kebenaran untuk Rangkaian

A	B	\overline{A}	\overline{B}	$\overline{A} \cdot \overline{B}$	$\overline{\overline{A} \cdot \overline{B}}$
0	0	1	1	1	0
0	1	1	0	0	1
1	0	0	1	0	1
1	1	0	0	0	1

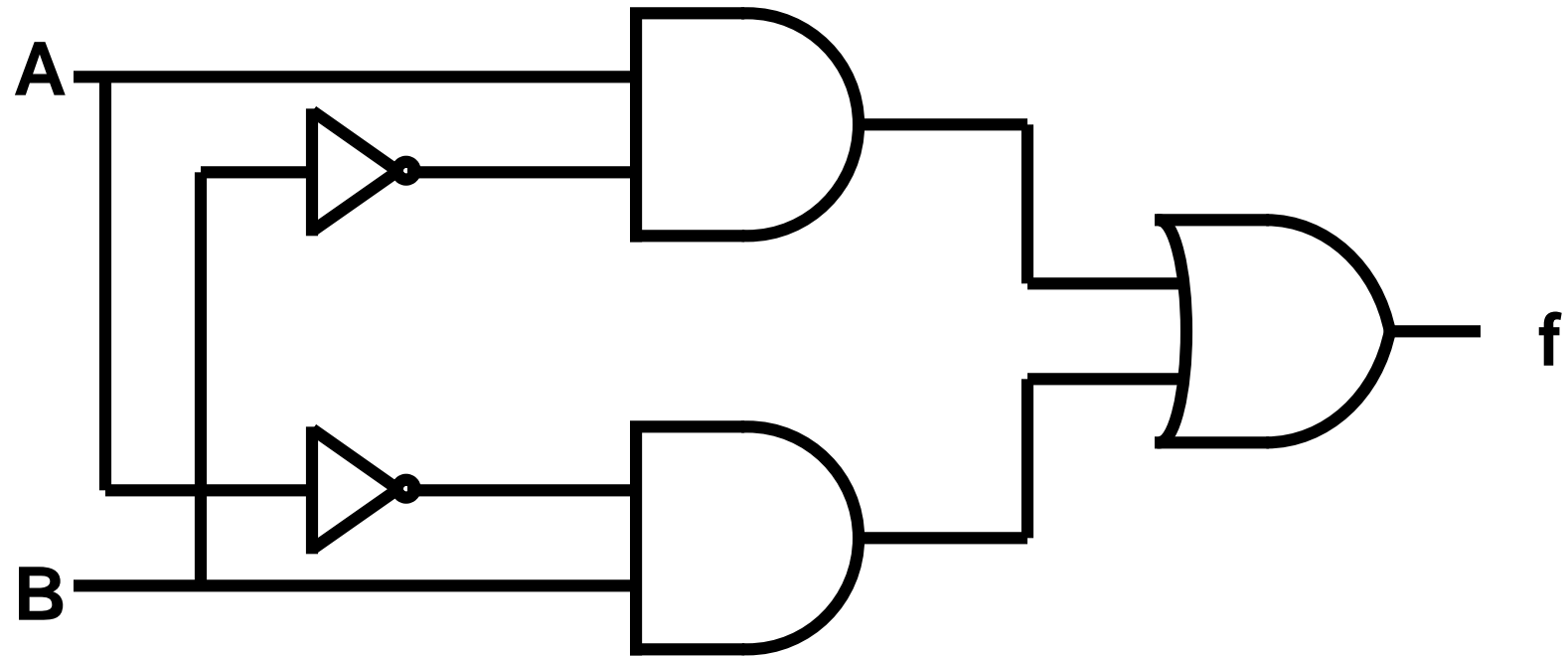
Contoh Implementasi

$$f = A \bullet \bar{B} + \bar{A} \bullet B$$

<i>A</i>	<i>B</i>	$A \bullet \bar{B}$	$\bar{A} \bullet B$	<i>f</i>
0	0	0	0	0
0	1	0	1	1
1	0	1	0	1
1	1	0	0	0

Contoh implementasi

$$f = A \bullet \bar{B} + \bar{A} \bullet B$$

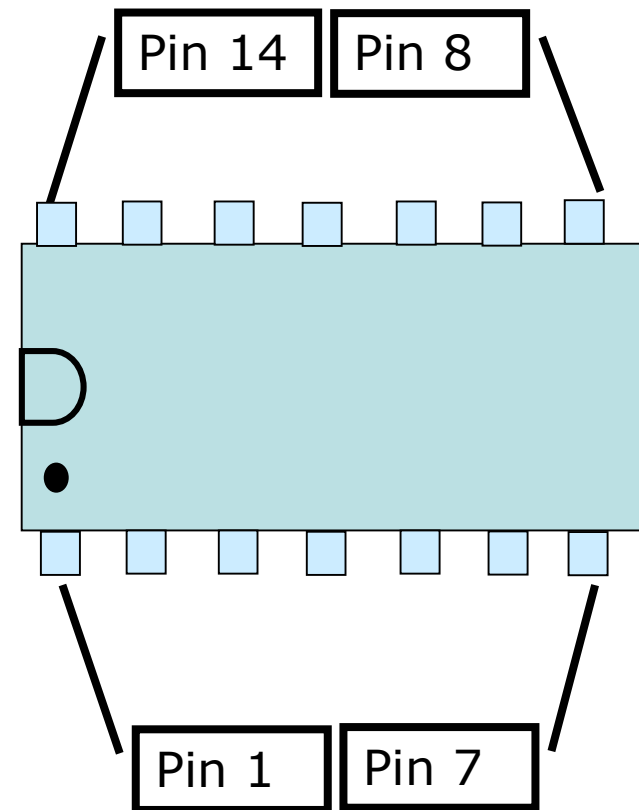


Chips/ IC Digital Dasar

- Implementasi diagram logik dilakukan dengan menggunakan Rangkaian elektronik digital yang biasanya berbentuk chips/IC
- Jenis Chip logika yang ada di pasaran biasanya berbentuk IC TTL (Transistor-transistor Logic) atau MOS
- Chip tersebut diidentifikasi dengan part number atau model number.
- Seri IC rangkaian digital standar diawali dengan 74, 4, or 14.
 - 7404 is an inverter
 - 7408 is an AND
 - 7432 is an OR
 - 4011B is a NAND

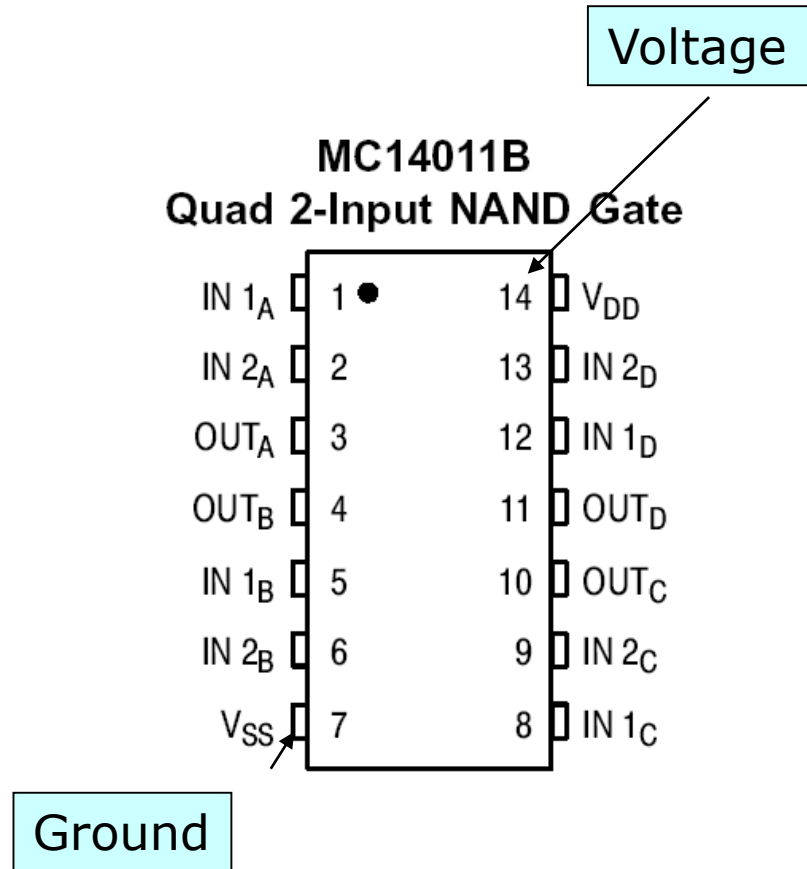
Chips

- Chip logika dasar biasanya berbentuk DIP (dual in package) dengan jumlah pin genap. Umumnya adalah 14-pin
- Pin 1 ditandai dengan adanya titik atau setengah lingkaran.
- Nomor pinurut dibaca dari pin 1 berlawanan arah dengan jarum jam.



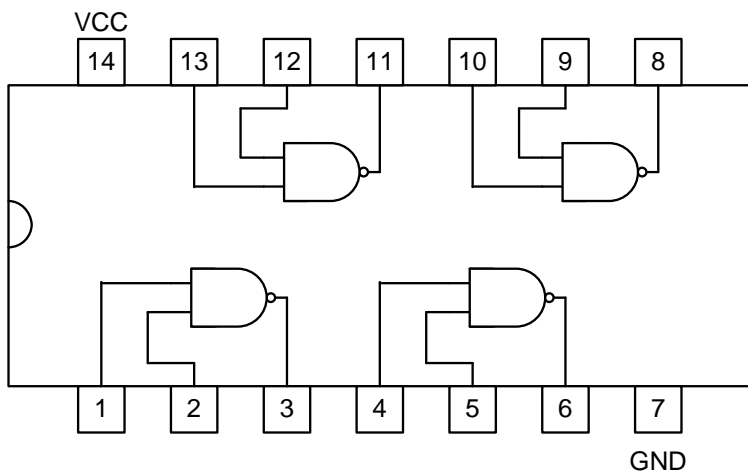
Chips

- Chips memerlukan tegangan untuk beroperasi
- Vcc yang digunakan biasanya adalah 5 volts dan pin VCC umumnya pada nomor pin terakhir (untuk DIP14 berarti pada pin 14)
- Pin Ground biasanya pada pin terakhir yang sejajar dengan pin 1 (pada DIP14 maka nomor pin GND biasanya adalah nomor 7)

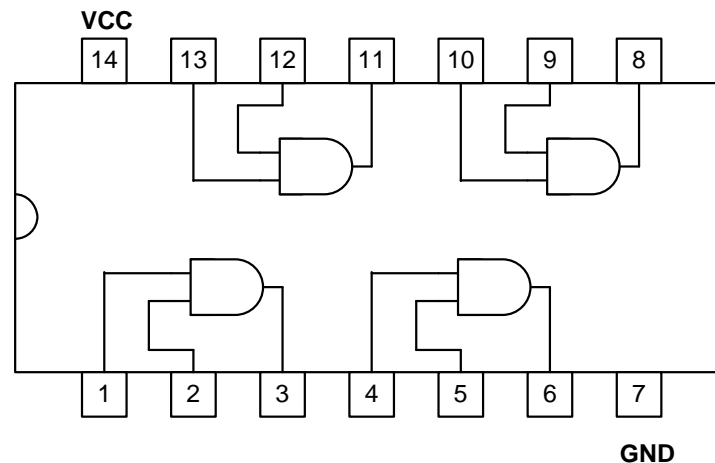


Contoh IC TTL Gerbang Dasar

- 74LS02 : Quad 2 input NAND Gate

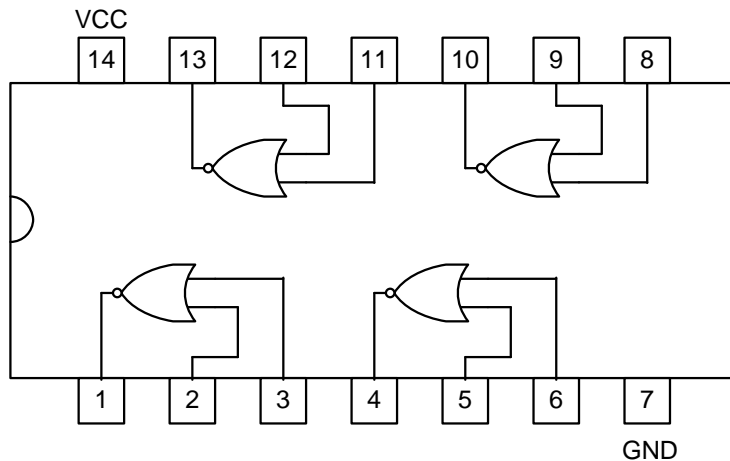


- 74LS08 : Quad 2 input AND Gate

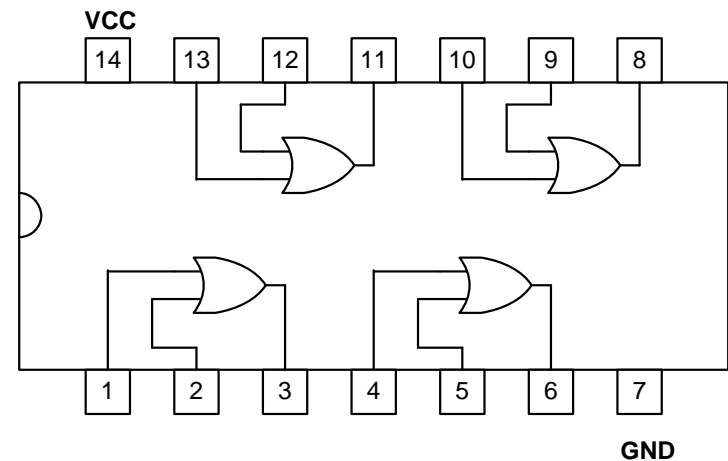


Contoh IC TTL Gerbang Dasar

- 74LS02 : Quad 2 input NOR Gate

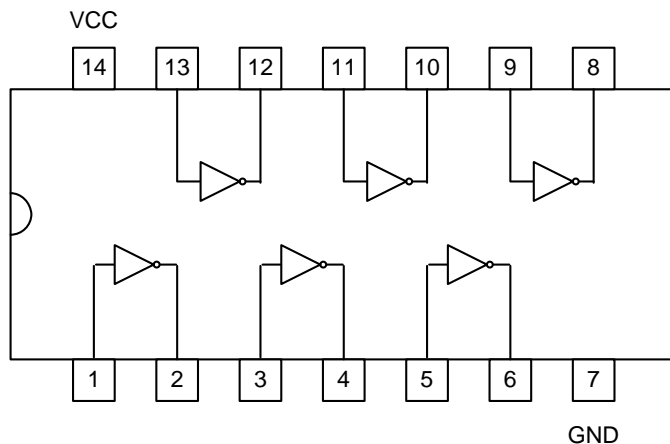


- 74LS32 : Quad 2 input OR Gate

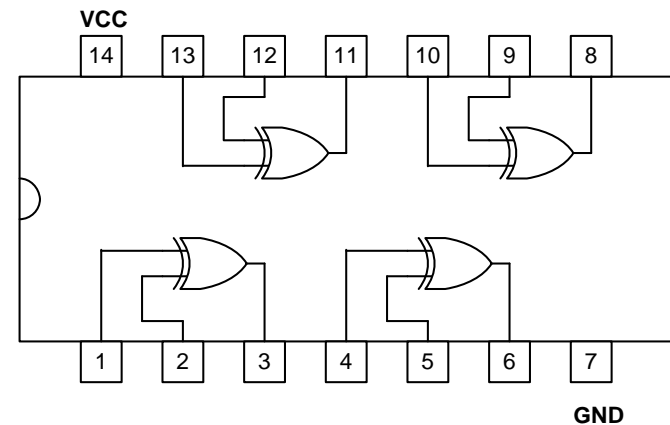


Contoh IC TTL Gerbang Dasar

- 74LS04 : Hex Inverter

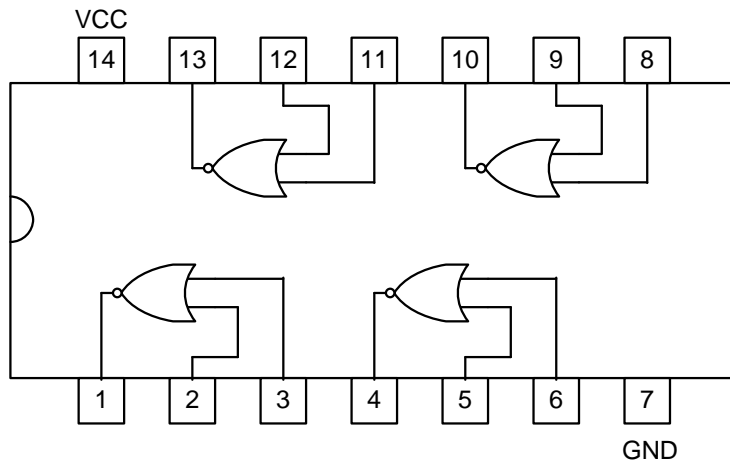


- 74LS86 : Quad 2 input XOR Gate



Contoh IC TTL Gerbang Dasar

- 74LS02 : Quad 2 input NOR Gate



- 74LS32 : Quad 2 input OR Gate

